

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.



(19)

(11) Publication number: **2001244741 A**

Generated Document.

PATENT ABSTRACTS OF JAPAN(21) Application number: **2000053021**(51) Int'l. Cl.: **H03B 5/18 H01P 1/203 H01P 7/08**(22) Application date: **29.02.00**

(30) Priority:

(43) Date of application
publication: **07.09.01**(84) Designated contracting
states:(71) Applicant: **MATSUSHITA ELECTRIC IND CO LTD**(72) Inventor: **HASHIMOTO KOJI
TAMURA TOSHIAKI**

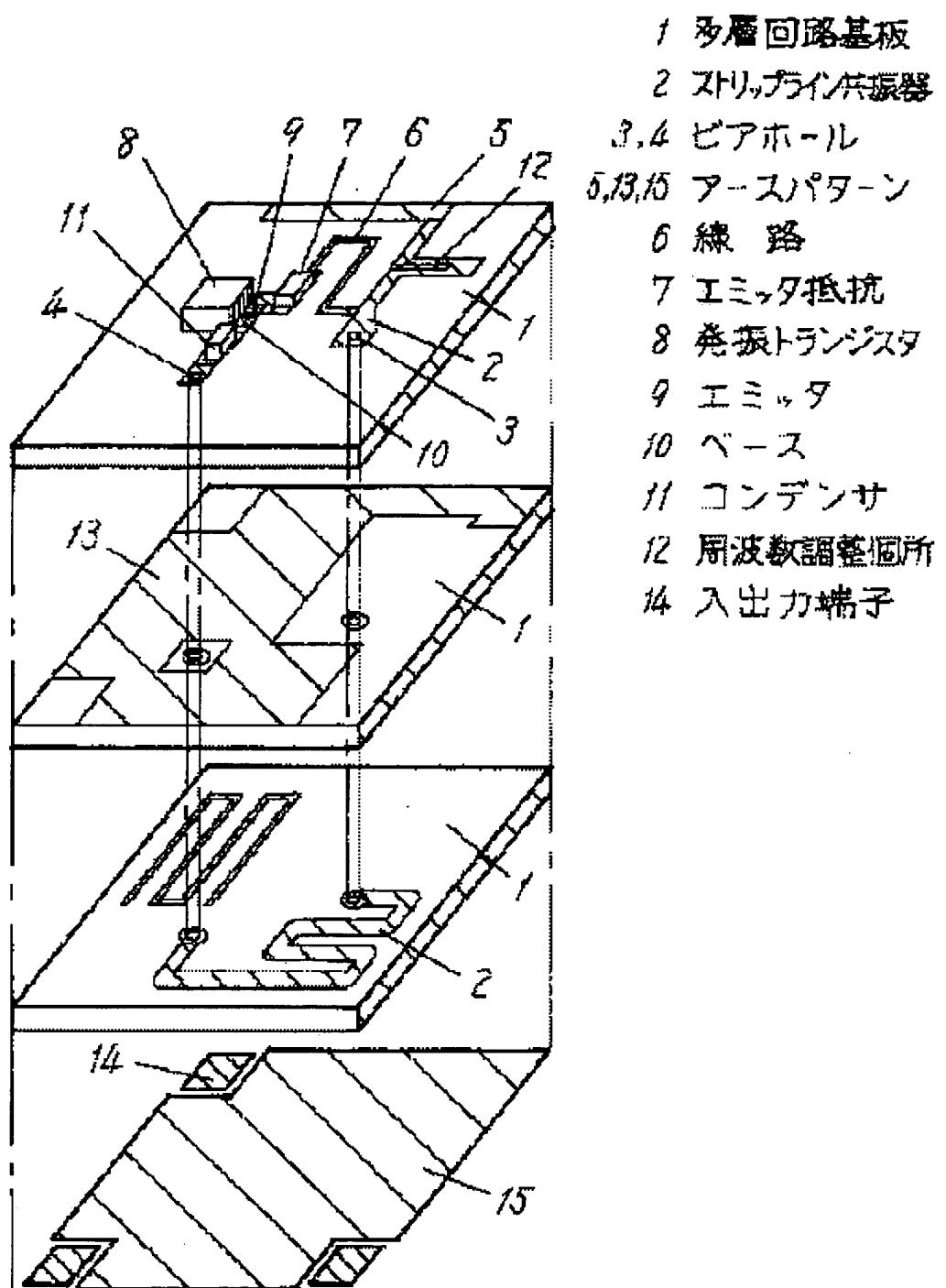
(74) Representative:

**(54) VOLTAGE-
CONTROLLED
OSCILLATOR****(57) Abstract:**

PROBLEM TO BE SOLVED: To provide a voltage-controlled oscillator that is used for small-sized portable units, having a high C/N and a small size.

SOLUTION: A line 6 thinner than a strip line resonator 2 is used to interconnect the desired position of the strip line resonator 2, provided on a front side of a multi-layered board 1 and whose one end is connected to ground and an emitter resistor 7 of an oscillation transistor(TR) 8, and a capacitor 11 interconnects the other end of the strip line resonator with the base of the oscillation TR to bring an emitter 9 to have a high impedance.

COPYRIGHT: (C)2001,JPO



(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-244741

(P2001-244741A)

(43) 公開日 平成13年9月7日 (2001.9.7)

(51) Int.Cl.⁷H 03 B 5/18
H 01 P 1/203
7/08

識別記号

F I

H 03 B 5/18
H 01 P 1/203
7/08テマコード^{*}(参考)C 5 J 0 0 6
5 J 0 8 1

審査請求 未請求 請求項の数20 O.L. (全8頁)

(21) 出願番号 特願2000-53021(P2000-53021)

(22) 出願日 平成12年2月29日(2000.2.29)

(71) 出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72) 発明者 橋本 興二

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(72) 発明者 田村 俊昭

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(74) 代理人 100097445

弁理士 岩橋 文雄 (外2名)

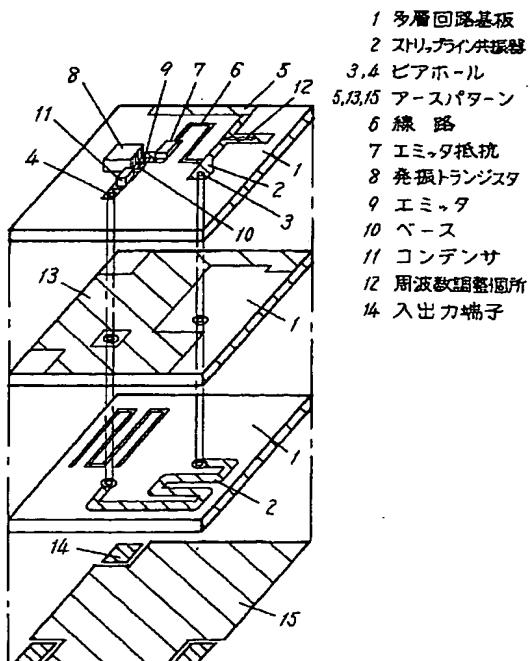
最終頁に続く

(54) 【発明の名称】 電圧制御発振器

(57) 【要約】 (修正有)

【課題】 本発明は、小型携帯機器に用いられる電圧制御発振器に関するものであって、高C/Nかつ小型化することを目的とする。

【解決手段】 多層基板1の表面に設けた一端が接地されたストリップライン共振器2の所望の位置と、発振トランジスタ8のエミッタ抵抗7間を前記ストリップライン共振器よりも細い線路6で接続し、ストリップライン共振器の他端と発振トランジスタのベース間をコンデンサ11で接続して、エミッタ9をハイインピーダンスとする。



【特許請求の範囲】

【請求項1】 少なくとも2層以上の導体層を有する多層回路基板の表面に一部もしくは全てを設けた一端が接地されたストリップライン共振器と、発振トランジスタのエミッタに接続されたエミッタ抵抗と、前記ストリップライン共振器の所望の位置と前記エミッタ抵抗の間に接続された前記ストリップライン共振器よりも細い線路とを有し、前記ストリップライン共振器の他端と前記発振トランジスタのベースとの間にコンデンサを接続した電圧制御発振器。

【請求項2】 少なくとも2層以上の導体層を有する多層回路基板の表面に一部もしくは全てを設けた一端が接地されたストリップライン共振器の接地側からL1の長さの場所に長さL2の線路を接続し、前記L1とL2の長さの和を発振周波数の1/4波長とし、前記線路の他端と発振トランジスタのエミッタとの間にエミッタ抵抗を接続し、前記ストリップライン共振器の他端と前記発振トランジスタのベースとの間にコンデンサを接続した電圧制御発振器。

【請求項3】 少なくとも2層以上の導体層を有する多層回路基板の表面に一端を接地したストリップライン共振器の一部もしくは全てを設け、前記ストリップライン共振器の前記回路基板の表面に設けられている部位上に設けた半田付ランドにエミッタ抵抗の一端を接続し、前記エミッタ抵抗の他端に発振トランジスタのエミッタを接続し、前記ストリップライン共振器の他端と前記発振トランジスタのベースとの間にコンデンサを接続した電圧制御発振器。

【請求項4】 前記エミッタ抵抗と発振トランジスタのエミッタを前記ストリップライン共振器よりも細い線路で接続した請求項3に記載の電圧制御発振器。

【請求項5】 前記ストリップライン共振器よりも細い線路を多層回路基板の内層に配置した請求項1に記載の電圧制御発振器。

【請求項6】 前記長さL2の線路を多層回路基板の内層に配置した請求項2に記載の電圧制御発振器。

【請求項7】 前記ストリップライン共振器よりも細い線路を多層回路基板の内層に配置した請求項4に記載の電圧制御発振器。

【請求項8】 前記ストリップライン共振器の前記ストリップライン共振器よりも細い線路が接続された所望の位置と接地間の幅を前記ストリップライン共振器よりも細い線路が接続された所望の位置とコンデンサ接続端の間の部分よりも細くした請求項1に記載の電圧制御発振器。

【請求項9】 前記ストリップライン共振器の長さL1部分の幅を残りの部分の幅よりも細くした請求項2に記載の電圧制御発振器。

【請求項10】 前記ストリップライン共振器の前記半田付ランドと接地間の幅を前記半田付ランドとコンデン

サ接続端の間の部分よりも細くした請求項3に記載の電圧制御発振器。

【請求項11】 前記ストリップライン共振器の前記ストリップライン共振器よりも細い線路が接続された所望の位置と接地端子との間に周波数調整個所を設けた請求項1に記載の電圧制御発振器。

【請求項12】 前記ストリップライン共振器の接地側からL1の長さの間に周波数調整個所を設けた請求項2に記載の電圧制御発振器。

10 【請求項13】 前記ストリップライン共振器の前記半田付ランドと接地端子との間に周波数調整個所を設けた請求項3に記載の電圧制御発振器。

【請求項14】 前記ストリップライン共振器の前記ストリップライン共振器よりも細い線路が接続された所望の位置と前記コンデンサが接続された他端との間に周波数調整個所を設けた請求項1に記載の電圧制御発振器。

【請求項15】 前記ストリップライン共振器の接地側からL1の長さの位置と前記コンデンサが接続された他端との間に周波数調整個所を設けた請求項2に記載の電圧制御発振器。

20 【請求項16】 前記ストリップライン共振器の前記半田付ランドと前記コンデンサが接続された他端との間に周波数調整個所を設けた請求項3に記載の電圧制御発振器。

【請求項17】 前記ストリップライン共振器の前記ストリップライン共振器よりも細い線路が接続された所望の位置に周波数調整個所を設けた請求項1に記載の電圧制御発振器。

30 【請求項18】 前記ストリップライン共振器の接地側からL1の長さの位置に周波数調整個所を設けた請求項2に記載の電圧制御発振器。

【請求項19】 前記ストリップライン共振器に周波数調整個所を設け、前記周波数調整個所の一部に前記半田付ランドを設けた請求項3に記載の電圧制御発振器。

【請求項20】 多層回路基板の最上層に接地端子を含む前記ストリップライン共振器の全てもしくは一部を構成し、前記最上層に構成されたストリップライン共振器の全てもしくは一部の下部の内層導体を削除した請求項1に記載の電圧制御発振器。

40 【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、主として携帯電話などの小型携帯機器に使用される電圧制御発振器に関するものである。

【0002】

【従来の技術】近年、携帯電話の小型化、低消費電力化に伴い、電圧制御発振器に対する小型化要求および低電圧動作要求がますます厳しくなっている。

50 【0003】小型、低電圧化においてもC/N特性の向上を目的とした従来の電圧制御発振器として、特開平1

1-74727号公報に開示されたものがあり、図7に示す。

【0004】図7において、コレクタ接地発振回路20のトランジスタQ1のエミッタはバイアス抵抗R3に接続され、さらに回路図上の線分Iおよびストリップライン共振器Sを介して接地される。そして、線分Iとストリップライン共振器Sの接続点を調整することで、エミッタ部をハイインピーダンスとし、C/N向上を図っている。

【0005】

【発明が解決しようとする課題】しかしながら、電圧制御発振器において、コレクタ接地発振回路20は発振周波数において容量性インピーダンスとなるため、ストリップライン共振器Sの長さは発振周波数の1/4波長より短く、上記の従来の電圧制御発振器ではストリップライン共振器Sの一部を介して接地しているのでエミッタを十分にハイインピーダンスとすることが困難であった。

【0006】本発明は上記課題を解決するために、エミッタ抵抗と接地の間を直流インピーダンスが低く、高周波インピーダンスを十分に高くできる回路構成であり、小型で、低電圧動作時においても高C/Nを確保できる電圧制御発振器を提供することを目的とする。

【0007】

【課題を解決するための手段】この課題を解決するためには、本発明の電圧制御発振器は、少なくとも2層以上の導体層を有する多層回路基板の表面に一部もしくは全てを設けた一端が接地されたストリップライン共振器と、発振トランジスタのエミッタに接続されたエミッタ抵抗と、前記ストリップライン共振器の所望の位置と前記エミッタ抵抗との間に接続された前記ストリップライン共振器よりも細い線路とを有し、前記ストリップライン共振器の他端と前記発振トランジスタのベースとの間にコンデンサを接続した構成で、これにより、小型で低電圧動作時においても高C/Nな電圧制御発振器を提供することができる。

【0008】

【発明の実施の形態】本発明の請求項1に記載の発明は、少なくとも2層以上の導体層を有する多層回路基板の表面に一部もしくは全てを設けた一端が接地されたストリップライン共振器と、発振トランジスタのエミッタに接続されたエミッタ抵抗と、前記ストリップライン共振器の所望の位置と前記エミッタ抵抗との間に接続された前記ストリップライン共振器よりも細い線路とを有し、前記ストリップライン共振器の他端と前記発振トランジスタのベースとの間にコンデンサを接続した構成で、前記ストリップライン共振器の一部だけでは不十分なインピーダンスを前記細い線路で補うことにより発振トランジスタのエミッタを発振周波数においてハイインピーダンスにすることができる。

【0009】本発明の請求項2に記載の発明は、少なくとも2層以上の導体層を有する多層回路基板の表面に一部もしくは全てを設けた一端が接地されたストリップライン共振器の接地側からL1の長さの場所に長さL2の線路を接続し、前記L1とL2の長さの和を発振周波数の1/4波長とし、前記線路の他端と発振トランジスタのエミッタとの間にエミッタ抵抗を接続し、前記ストリップライン共振器の他端と前記発振トランジスタのベースとの間にコンデンサを接続した構成で、ストリップライン共振器の長さL1と線路の長さL2とで発振周波数の1/4波長とすることにより発振トランジスタのエミッタを発振周波数においてほぼオープン状態にすることができます。

【0010】本発明の請求項3に記載の発明は、少なくとも2層以上の導体層を有する多層回路基板の表面に一端を接地したストリップライン共振器の一部もしくは全てを設け、前記ストリップライン共振器の前記回路基板の表面に設けられている部位上に設けた半田付ランドにて、エミッタ抵抗の一端を接続し、前記エミッタ抵抗の他端に発振トランジスタのエミッタを接続し、前記ストリップライン共振器の他端と前記発振トランジスタのベースとの間にコンデンサを接続した構成で、ストリップライン共振器上に半田付ランドを設けることで、半田付ランドのための面積が不要となり、小型化が可能となる。

【0011】本発明の請求項4に記載の発明は、請求項3に記載の発明において前記エミッタ抵抗と発振トランジスタのエミッタを前記ストリップライン共振器よりも細い線路で接続した構成で、前記線路により発振トランジスタのエミッタを発振周波数においてハイインピーダンスにすることができる。

【0012】本発明の請求項5から7に記載の発明は、前記ストリップライン共振器よりも細い線路もしくは前記長さL2の線路を多層回路基板の内層に配置した構成で、内層を使用することにより長い線路を小さい面積内に実現することができ、発振トランジスタのエミッタを発振周波数においてハイインピーダンスにすることができる。

【0013】本発明の請求項8から10に記載の発明は、前記ストリップライン共振器の接地付近の幅をコン

40 デンサ接続付近の幅よりも細くした構成でエミッタ抵抗と接地間のインピーダンスを同じ長さのストリップライン共振器でもよりハイインピーダンスとすることができます。

【0014】本発明の請求項11から13に記載の発明は、前記ストリップライン共振器の前記線路が接続された位置もしくはエミッタ抵抗が接続された位置と接地端子との間に周波数調整個所を設けた構成で、発振周波数の調整と同じ周波数方向に、エミッタ部のインピーダンスの周波数特性が調整される。

【0015】本発明の請求項14から16に記載の発明

は、前記ストリップライン共振器の前記線路が接続された位置もしくはエミッタ抵抗が接続された位置と前記コンデンサが接続された他端との間に周波数調整個所を設けた構成で、発振周波数の調整と同じ周波数方向に、エミッタ抵抗とベース間のアイソレーションの周波数特性が調整される。

【0016】本発明の請求項17から19に記載の発明は、前記ストリップライン共振器の前記線路が接続された位置もしくはエミッタ抵抗が接続された位置に周波数調整個所を設けた構成で、発振周波数の調整と同じ周波数方向に、エミッタ部のインピーダンスの周波数特性およびエミッタ抵抗とベース間のアイソレーションの周波数特性が調整される。

【0017】本発明の請求項20に記載の発明は、多層回路基板の最上層に接地端子を含む前記ストリップライン共振器の全てもしくは一部を構成し、前記最上層に構成されたストリップライン共振器の全てもしくは一部の下部の内層導体を削除した構成で、ストリップライン共振器のQ値を向上させてC/N特性を向上することができる。

【0018】以下、本発明の一実施の形態について、図を用いて説明する。

【0019】(実施の形態1) 図1は本発明の第1の実施の形態における電圧制御発振器の構成を示す分解斜視図であり、電圧制御発振器を構成する回路部品のうち本発明に係わる回路部のみについて図示しており、バラクタダイオードやバッファ增幅器などについては図示していない。

【0020】図1において、ストリップライン共振器2は多層回路基板1の最上層からビアホール3を介して内層に形成され、ビアホール4を介して再び最上層に引き出され、一端はアースパターン5に接続されて接地されており、他端はコンデンサ11を介して発振トランジスタ8のベース10に接続されている。

【0021】そして、発振トランジスタ8のエミッタ9はエミッタ抵抗7およびストリップライン共振器2よりも細い線路6を介してストリップライン共振器2の所望の位置に接続され、直流的に接地させるとともに、発振周波数においてハイインピーダンスで接地される。

【0022】ストリップライン共振器2は前記所望の位置とアースパターン5の間の部分の幅は、前記所望の位置とコンデンサ11の間の部分の幅よりも細くなっている。ストリップライン共振器2の形状を小型化するとともにエミッタ9の発振周波数におけるインピーダンスを高くしている。

【0023】また、ストリップライン共振器2の前記所望の位置とアースパターン5の間には発振周波数調整用の周波数調整個所12が設けられており、本実施の形態においては周波数調整個所12に図1のようにスリットを入れることにより、発振周波数を低い方に調整すると

ともに、エミッタ9のインピーダンスが高くなる周波数についても同時に低い方に調整することができる。

【0024】また、ストリップライン共振器2の多層回路基板1の最上層に設けられている部分の下部の内層部にはアースパターン13を含め、内層導体を設けておらず、ストリップライン共振器2のQ値の向上を図っている。

【0025】また、多層回路基板1の最下層には入出力端子14が角部分に設けられるとともに、他の部分にはアースパターン15が設けられている。

【0026】また、上記したように図1では電圧制御発振器の本発明に係わる回路部分のみを示しており、コンデンサ11とビアホール4の接続点にはコンデンサを介してバラクタダイオードなどの周波数可変のための回路が接続されるほか、帰還コンデンサや発振トランジスタ8のコレクタ接地用のコンデンサ、電源回路、バッファ増幅器などが接続されて電圧制御発振器が構成されるることは明白である。

【0027】以上のように、発振トランジスタ8のエミッタ9とアースパターン5の間に線路6とストリップライン共振器2の一部を直列に接続することで、エミッタ9を発振周波数において十分にハイインピーダンスとすることが可能となり、C/Nを向上させることができる。

【0028】しかも、線路6およびストリップライン共振器2の接地部と線路6が接続された所要の位置の間を細くすることにより両部分の特性インピーダンスが高くなり、ストリップライン共振器2および線路6の形状を小型化することができる。

【0029】また、接地部と線路6が接続された所要の位置の間に周波数調整個所12を設けているため、発振周波数を調整し、発振周波数が変化してもその変化の方向と同一方向にエミッタ9がハイインピーダンスとなる周波数が変化し、周波数調整後も高C/Nを確保することができる。

【0030】(実施の形態2) 図2は本発明の第2の実施の形態における電圧制御発振器の構成を示す分解斜視図であり、電圧制御発振器を構成する回路部品のうち本発明に係わる回路部のみについて図示しており、バラクタダイオードやバッファ増幅器などについては図示していない。

【0031】本実施の形態は第1の実施の形態と比較してエミッタ抵抗7と線路6の接続が入れ替わっており、ストリップライン共振器2上にエミッタ抵抗7の半田付ランド16を設けることによって、エミッタ抵抗7の半田付ランド16のための面積を必要としないので、小型化が可能となる。

【0032】(実施の形態3) 図3は本発明の第3の実施の形態における電圧制御発振器の構成を示す分解斜視図であり、電圧制御発振器を構成する回路部品のうち本

発明に係わる回路部のみについて図示しており、パラクタダイオードやバッファ增幅器などについては図示していない。

【0033】本実施の形態は第1の実施の形態と比較して周波数調整個所12をストリップライン共振器2の接地部と線路6が接続された所要の位置の間にではなく、線路6が接続された所要の位置とコンデンサ11の間に設けており、発振周波数を調整し、発振周波数が変化してもその変化の方向と同一方向にエミッタ抵抗7とベース10との間のアイソレーションの周波数特性も変化し、周波数調整時にも安定動作を確保することができる。

【0034】(実施の形態4) 図4は本発明の第4の実施の形態における電圧制御発振器の構成を示す分解斜視図であり、電圧制御発振器を構成する回路部品のうち本発明に係わる回路部のみについて図示しており、パラクタダイオードやバッファ增幅器などについては図示していない。

【0035】本実施の形態は第2の実施の形態と比較して周波数調整個所12をストリップライン共振器2の接地部とエミッタ抵抗7が接続された所要の位置の間にではなく、エミッタ抵抗7が接続された所要の位置とコンデンサ11の間に設けており、発振周波数を調整し、発振周波数が変化してもその変化の方向と同一方向にエミッタ抵抗7とベース10との間のアイソレーションの周波数特性も変化し、周波数調整時にも安定動作を確保することができる。

【0036】(実施の形態5) 図5は本発明の第5の実施の形態における電圧制御発振器の構成を示す分解斜視図であり、電圧制御発振器を構成する回路部品のうち本発明に係わる回路部のみについて図示しており、パラクタダイオードやバッファ增幅器などについては図示していない。

【0037】本実施の形態は第1の実施の形態と比較して周波数調整個所12に線路6が接続されており、発振周波数を調整し、発振周波数が変化してもその変化の方向と同一方向にエミッタ9がハイインピーダンスとなる周波数が変化し、周波数調整後も高C/Nを確保することができ、かつ、エミッタ抵抗7とベース10との間のアイソレーションの周波数特性も同一方向に変化し、周波数調整時にも安定動作を確保することができる。

【0038】(実施の形態6) 図6は本発明の第6の実施の形態における電圧制御発振器の構成を示す分解斜視図であり、電圧制御発振器を構成する回路部品のうち本発明に係わる回路部のみについて図示しており、パラクタダイオードやバッファ增幅器などについては図示していない。

【0039】本実施の形態は第2の実施の形態と比較して周波数調整個所12にエミッタ抵抗7が接続されており、発振周波数を調整し、発振周波数が変化してもその

変化の方向と同一方向にエミッタ9がハイインピーダンスとなる周波数が変化し、周波数調整後も高C/Nを確保することができ、かつ、エミッタ抵抗7とベース10との間のアイソレーションの周波数特性も同一方向に変化し、周波数調整時にも安定動作を確保することができる。

【0040】なお、ストリップライン共振器2は実施の形態1、2のように多層回路基板1の最上層と内層に分けて形成することによって発振周波数が低い場合には小型化を図ることが可能であり、一方、発振周波数が高い場合には実施の形態3から6のように多層回路基板1の最上層のみに形成することで高Q化が可能であり、発振周波数に応じていずれかを選択すれば良い。

【0041】また、線路6は必要に応じて多層回路基板1の内層に形成することも可能であり、そうすることによって線路6の長さを長くすることが容易となり、エミッタ9のハイインピーダンス化が容易となり、かつ、より小型化も可能となる。

【0042】また、実施の形態1、3、5において線路6の長さL2とストリップライン共振器2の接地部と線路6が接続された所要の位置間の長さL1との和(L1+L2)を発振周波数の1/4とすることにより、エミッタ9の発振周波数におけるインピーダンスをほぼオーブンとすることができます。

【0043】また、上記の各実施の形態ではコレクタ接地型の発振回路としているが、発振トランジスタ8のベース10を接地し、コンデンサ11をコレクタに接続して、ベース接地型の発振回路としても本発明の効果は同様に得られる。

【0044】

【発明の効果】以上の説明から明らかなように、本発明によれば、C/Nが高く、小型の電圧制御発振器を提供することができる。

【図面の簡単な説明】

【図1】本発明の第1の実施の形態における電圧制御発振器の構成を示す分解斜視図

【図2】本発明の第2の実施の形態における電圧制御発振器の構成を示す分解斜視図

【図3】本発明の第3の実施の形態における電圧制御発振器の構成を示す分解斜視図

【図4】本発明の第4の実施の形態における電圧制御発振器の構成を示す分解斜視図

【図5】本発明の第5の実施の形態における電圧制御発振器の構成を示す分解斜視図

【図6】本発明の第6の実施の形態における電圧制御発振器の構成を示す分解斜視図

【図7】従来の電圧制御発振器の回路図

【符号の説明】

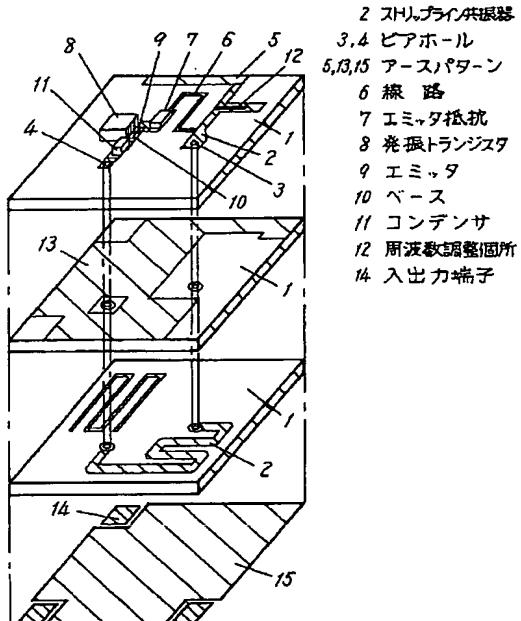
1 多層回路基板

2 ストリップライン共振器

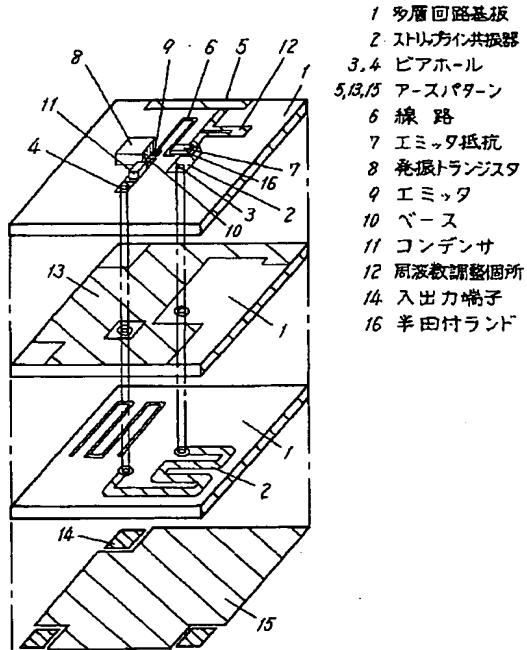
3 ピアホール
4 ピアホール
5 アースバターン
6 線路
7 エミッタ抵抗
8 発振トランジスタ
9 エミッタ

* 10 ベース
11 コンデンサ
12 周波数調整個所
13 アースバターン
14 入出力端子
15 アースバターン
* 16 半田付ランド

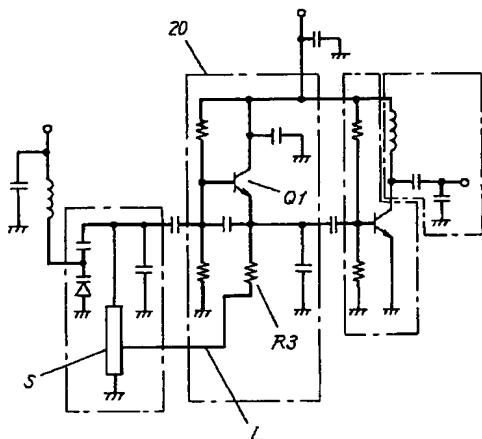
【図1】



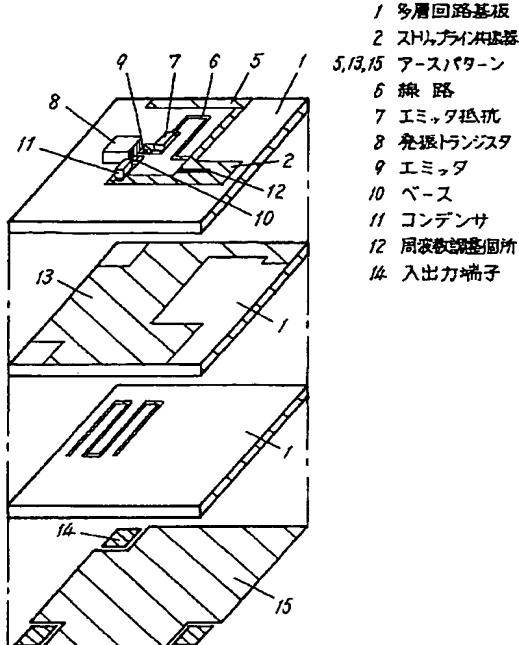
【図2】



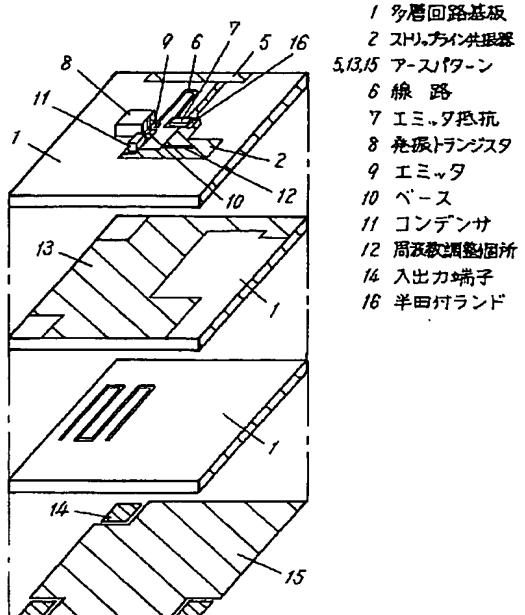
【図7】



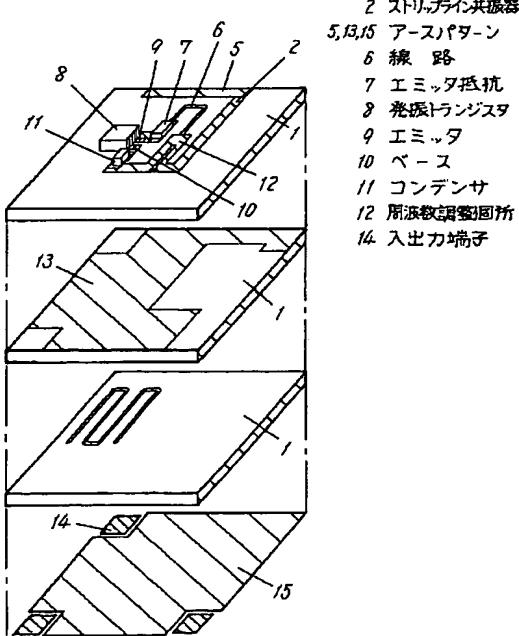
【図3】



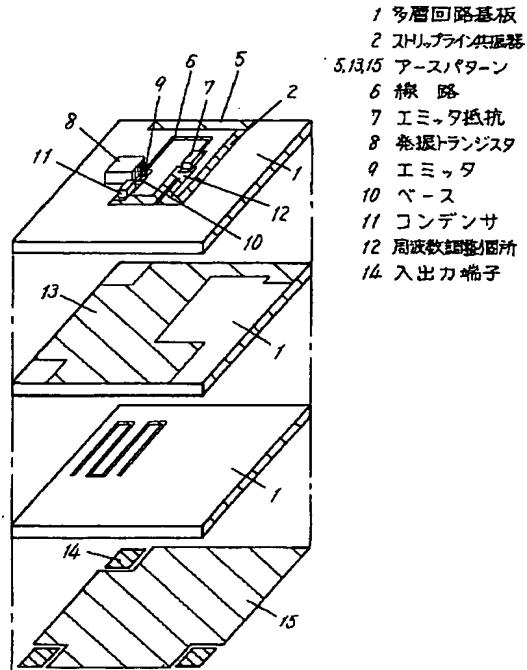
【図4】



【図5】



【図6】



フロントページの続き

F ターム(参考) 5J006 HB03 HB21 HB22 LA01 LA21
MA04 MB01 NA08 PB01
SJ081 AA11 BB01 CC30 CC42 DD03
DD26 EE03 EE09 JJ12 JJ15
JJ23 JJ27 LL01 MM01 MM07
MM08